

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-97705

(43)公開日 平成6年(1994)4月8日

(51)Int.Cl.⁵

H 01 P 1/203

1/205

7/08

識別記号

庁内整理番号

F I

技術表示箇所

B

審査請求 未請求 請求項の数3(全10頁)

(21)出願番号

特願平4-246232

(22)出願日

平成4年(1992)9月16日

(71)出願人 000004064

日本碍子株式会社

愛知県名古屋市瑞穂区須田町2番56号

(72)発明者 平井 隆己

愛知県西加茂郡三好町大字三好字東山37番
地の18

(72)発明者 矢野 信介

愛知県名古屋市緑区鳴海町姥子山22の1番
地

(74)代理人 弁理士 千葉 剛宏 (外4名)

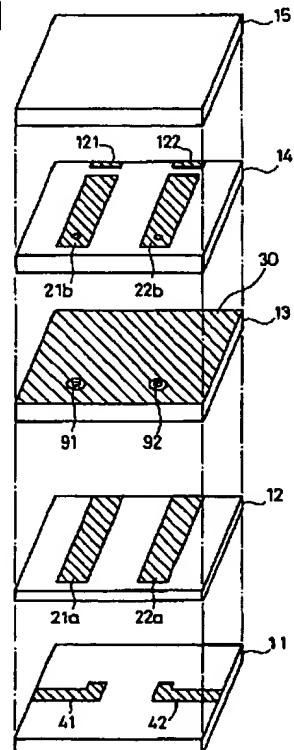
(54)【発明の名称】 誘電体フィルタ

(57)【要約】

【目的】小型化され、実装したときの占有面積が小さな誘電体フィルタを提供する。

【構成】誘電体層12上に共振素子の一部を構成する共振線路21aおよび21bを形成する。誘電体層12上に積層される誘電体層13上に内部アース電極30を形成する。誘電体層13上に積層される誘電体層14上に共振素子の一部を構成する共振線路21bおよび22bを形成する。共振線路21bの前端部および共振線路21aの前端部が内部に導体が充填されたビアホール91によって接続されて入力側の1/4波長型ストリップライン共振素子を構成し、共振線路22bの前端部および共振線路22aの前端部が内部に導体が充填されたビアホール92によって接続されて出力側の1/4波長型ストリップライン共振素子を構成する。

FIG.1



【特許請求の範囲】

【請求項1】アース電極間の誘電体中に共振素子が形成されているストリップライン型の誘電体フィルタにおいて、前記共振素子が上下に設けられた2層以上のストリップライン型の共振線路を備えていることを特徴とする誘電体フィルタ。

【請求項2】請求項1記載の誘電体フィルタにおいて、前記共振素子が片端短絡型の共振素子であって、前記共振素子の開放端が存在するアース電極間の誘電体層の厚さが前記共振素子の短絡端が存在するアース電極間の誘電体層の厚さよりも薄いことを特徴とする誘電体フィルタ。

【請求項3】請求項1または2記載の誘電体フィルタにおいて、前記共振素子を構成する2層以上の共振線路のうち、少なくとも1層の共振線路が存在するアース電極間の誘電体層の誘電率が他の層の共振線路が存在するアース電極間の誘電体層の誘電率よりも小さいことを特徴とする誘電体フィルタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は誘電体フィルタに関し、特に携帯用電話機等の高周波回路無線機器に利用する高周波回路フィルタやアンテナデュプレクサ等に使用される誘電体フィルタに関する。

【0002】

【従来の技術】図18、図19はそれぞれ本発明者達が案出した誘電体フィルタの模式展開図および斜視図である。

【0003】この誘電体フィルタにおいては、図18に示すように、まず、誘電体層11上に一端部が後記する入力側の共振素子21の一部に重なる入力用電極41および一端部が後記する出力側の共振素子22の一部に重なる出力用電極42を形成し、誘電体層11上に積層される誘電体層16上に一端部が後記するアース電極70に電気的に接続される1/4波長型ストリップライン共振器からなる共振素子21および22を所定の間隔をもって形成し、さらに、一端部がアース電極70に電気的に接続されかつ他端部が共振素子21、22の開放端から所定の距離離れて共振素子21、22と対向する電極121、122を誘電体層16上に形成して共振素子21および22の間を誘導結合させ、誘電体層16上に誘電体層15を積層し、その後焼成して図19に示すような積層体100を形成する。

【0004】次に、図19に示すように、積層体100の表面、並びに入力端子部61と出力端子部62を除いた側面および裏面にアース電極70を形成し、積層体100の側面および裏面に形成した入力端子部61内にアース電極70から電気的に絶縁され、かつ入力用電極41に電気的に接続される入力端子51と、積層体100の側面および裏面に形成した出力端子部62内にアース

電極70から電気的に絶縁され、かつ出力用電極42に電気的に接続される出力端子52を形成して構成していた。

【0005】

【発明が解決しようとする課題】しかしながら、このような誘電体フィルタが用いられる携帯用電話機端末等においては、小型化の要求が特に強まっており、それについてその内部に用いられる誘電体フィルタも小型化し、その占有面積を小さくすることが強く要求されるようになってきているが、上述した構造の誘電体フィルタにおいては共振素子21、22がそれぞれ例えればほぼ1/4波長の長さを同一面内において持つ必要があるために、その占有面積を小さくすることが困難であった。

【0006】従って、本発明の目的は、小型化され、実装したときの占有面積が小さな誘電体フィルタを提供することにある。

【0007】

【課題を解決するための手段】本発明によれば、アース電極間の誘電体中に共振素子が形成されているストリップライン型の誘電体フィルタにおいて、前記共振素子が上下に設けられた2層以上のストリップライン型の共振線路を備えていることを特徴とする誘電体フィルタが得られる。

【0008】

【作用】本発明においては、共振素子が上下に設けられた2層以上のストリップライン型の共振線路を備えているから、共振素子による占有面積を小さくでき、その結果、誘電体フィルタの占有面積を小さくできる。

【0009】上層の共振線路と下層の共振線路との接続は、誘電体フィルタの側面に設けた接続用電極で行ってもよいし、上層の共振線路と下層の共振線路との間の誘電体層中に設けられその内部に導体を充填したビアホールによって行ってもよいし、上層の共振線路と下層の共振線路との間の誘電体層中に設けられ、その内部には導体は充填しないが、その側面に導体を設けたスルーホールによって行ってもよい。

【0010】ビアホールやスルーホールによって上層の共振線路と下層の共振線路とを接続すれば、これらによって構成される共振素子は誘電体フィルタの外部に露出することができないので、フィルタ特性に対する外部からの影響を小さくすることができる。また、上層の共振線路と下層の共振線路との接続を、誘電体フィルタの側面に設けた接続用電極で行った場合には、上層の共振線路の前端部と下層の共振線路の前端部とを誘電体フィルタの側面に露出させることになるので、上層の共振線路および下層の共振線路がそれぞれ設けられる誘電体層の共振線路が延在する方向の長さを短くすることができる。

【0011】共振素子としては、片端を短絡し他端を開放した片端短絡型の共振素子や、両端を開放した両端開放型の共振素子を用いることができる。また、誘電体フ

ィルタとしては、短絡端を同一方向に配置したコムライン型のフィルタや、短絡端を交互に配置したインターデジタル型のフィルタに適用することができる。

【0012】共振素子として、片端短絡型の共振素子を用いる場合には共振素子の開放端が存在するアース電極間の誘電体層の厚さを共振素子の短絡端が存在するアース電極間の誘電体層の厚さよりも薄くすることによって、共振素子の開放端部分はよりアースに近くなり、共振素子の開放端部分とアース電極との間には静電容量が形成され、この静電容量も共振素子を等価変換したときの並列共振回路の静電容量に付加されることになる。従って、共振周波数を同一とすれば並列共振回路のインダクタンスは小さくてすむことになり、その結果共振素子の長さも短くなり、誘電体フィルタの長さも短くなる。

【0013】また、共振素子を構成する2層以上の共振線路のうち、少なくとも1層の共振線路が存在するアース電極間の誘電体層の誘電率を他の層の共振線路が存在するアース電極間の誘電体層の誘電率よりも小さくすることによって、誘電率が小さい誘電体層内に存在する共振線路間の結合を大きくすることができるので、設計の自由度を増すことができる。

【0014】さらに、共振素子として片端短絡型の共振素子を用いる場合には、開放端が存在する誘電体層の誘電率と短絡端が存在する誘電体の誘電率とを異ならせることによって、開放端に近い部分の共振線路の特性インピーダンスと短絡端に近い部分の共振線路の特性インピーダンスとを大きく異ならせることができるので、誘電体フィルタのスプリアス特性を改善することができる。

【0015】また、本発明はトラップフィルタにも適用でき、この場合の共振素子は、2層以上の共振線路によって構成されるインダクタンス成分と、共振線路と入力端子との間隙で形成される容量成分とによって構成される。

【0016】

【実施例】以下、本発明の実施例を添付の図面を参照して説明する。

【0017】図1は、本発明の第1の実施例の模式展開図であり、図2は本実施例の斜視図であり、図3は図2のX-X線断面図である。

【0018】誘電体層11上に一端部が後記する入力側の共振線路21aの一部に重なる入力用電極41および一端部が後記する出力側の共振線路22aの一部に重なる出力用電極42を形成する。

【0019】誘電体層11上に積層される誘電体層12上に一端部(後端部)が後記するアース電極70に電気的に接続され入力側の1/4波長型ストリップライン共振素子の一部を構成する共振線路21aおよび一端部(後端部)が後記するアース電極70に電気的に接続され出力側の1/4波長型ストリップライン共振素子の一部を構成する共振線路21bを所定の間隔をもって形成

する。

【0020】誘電体層12上に積層される誘電体層13上に内部アース電極30を形成する。なお、誘電体層13には共振線路21aおよび後記する共振線路21bを接続するためのビアホール91および共振線路22aおよび後記する共振線路22bを接続するためのビアホール92が内部アース電極30とそれぞれ電気的に絶縁されて設けられ、これらのビアホール91、92内には導体が充填される。

【0021】誘電体層13上に積層される誘電体層14上に入力側の1/4波長型ストリップライン共振素子の一部を構成する共振線路21bおよび出力側の1/4波長型ストリップライン共振素子の一部を構成する共振線路22bを所定の間隔をもって形成する。共振線路21bおよび共振線路22bの後端部がそれぞれ入力側の1/4波長型ストリップライン共振素子の開放端および出力側の1/4波長型ストリップライン共振素子の開放端である。

【0022】誘電体層14上に設けられた共振線路21bの前端部および誘電体層12上に設けられた共振線路21aの前端部が誘電体層13内に設けられ内部に導体が充填されたビアホール91によって接続されて入力側の1/4波長型ストリップライン共振素子を構成し、誘電体層14上に設けられた共振線路22bの前端部および誘電体層12上に設けられた共振線路22aの前端部が誘電体層13内に設けられ内部に導体が充填されたビアホール92によって接続されて出力側の1/4波長型ストリップライン共振素子を構成する。

【0023】さらに、一端部がアース電極70に電気的に接続されかつ他端部が共振線路21b、22bの開放端から所定の距離離れて共振線路21、22とそれぞれ対向する電極121、122を誘電体層14上に形成して入力側の共振素子および出力側の共振素子の間を誘導結合させる。

【0024】誘電体層14上に表面にアース電極70が形成される誘電体層15を積層して、誘電体層11、12、13、14および15を一体に構成し、その後焼成して積層体100を形成する。

【0025】次に、図2に示すように、積層体100の表面、並びに入力端子部61と出力端子部62を除いた側面および裏面にアース電極70を形成し、積層体100の側面および裏面に形成した入力端子部61内にアース電極70および内部アース電極30から電気的に絶縁され、かつ入力用電極41に電気的に接続される入力端子51と、積層体100の側面および裏面に形成した出力端子部62内にアース電極70および内部アース電極30から電気的に絶縁され、かつ出力用電極42に電気的に接続される出力端子52を形成する。

【0026】以上のようにして構成した本実施例の誘電体フィルタにおいては、1/4波長型共振素子は誘電体

層12上の共振線路21a、22aおよび誘電体層14上の共振線路21b、22bによってそれぞれ構成されるから、誘電体フィルタの共振線路21a、22a、21b、22bの延在方向の長さaが短くなり、従って、実装時の占有面積を小さくできる。また、本実施例においては、誘電体層12上の共振線路21a、22aと誘電体層14上の共振線路21b、22bとを誘電体層13内に設け導体がその内部に充填されたピアホール91、92によってそれぞれ接続しているから、これらによって構成される共振素子は誘電体フィルタの外部に露出する事がないので、フィルタ特性に対する外部からの影響を小さくすることができる。

【0027】次に、本発明の第1の実施例の誘電体フィルタの製造方法について説明する。

【0028】本誘電体フィルタは共振線路21a、22a、21b、22b、電極121、122、入力用電極41および出力用電極42、内部アース電極30並びにピアホール91、92内の導体を完全に誘電体中に内蔵することから、共振線路21a、22a、21b、22b、電極121、122、入力用電極41および出力用電極42、内部アース電極30並びにピアホール91、92内の導体には損失の少ない比抵抗の低いものを用いることが望ましく、低抵抗のAg系、若しくはCu系の導体を用いることが好ましい。

【0029】使用する誘電体としては、信頼性が高く誘電率 ϵ_r が大きいために小型化が可能となるセラミックス誘電体が好ましい。

【0030】また、製造方法としては、セラミックス粉末の成形体に導体ペーストを塗布して電極パターンを形成した後、各々の成形体を積層しさらに焼成して緻密化し、導体がその内部に積層された状態でセラミックス誘電体と一体化することが望ましい。

【0031】Ag系やCu系の導体を使用する場合には、それらの導体の融点が低く、通常の誘電体材料と同時に焼成することは困難であるところから、それらの融点(1100°C以下)よりも低い温度で焼成され得る誘電体材料を用いる必要がある。また、マイクロ波フィルタとしてのデバイスの性格上、形成される並列共振回路の共振周波数の温度特性(温度係数)が±50 ppm/°C以下になるような誘電体材料が好ましい。このような誘電体材料としては、例えば、コーニジライト系ガラス粉末とTiO₂粉末およびNd₂Ti₂O₇粉末との混合物等のガラス系のものや、BaO-TiO₂-Re₂O₃-Bi₂O₃系組成(Re:レアアース成分)に若干のガラス形成成分やガラス粉末を添加したもの、酸化バリウム-酸化チタン-酸化ネオジウム系誘電体磁気組成物粉末に若干のガラス粉末を添加したものがある。

【0032】一例として、BaO-TiO₂-Nd₂O₃-Bi₂O₃系組成の粉末にZnO-B₂O₃-SiO₂系ガラス粉末を混合し、混合粉末を得た。次いで、

この混合粉末に、アクリル系有機バインダー、可塑剤、トルエンおよびアルコール系の溶剤を加え、アルミナ玉石で充分に混合してスラリーとした。そして、このスラリーを用いて、ドクターブレード法により、0.2mm～0.5mmの厚みのグリーンシートを作成した。

【0033】次に、上記第1の実施例の場合は、銀ペーストを導体ペーストとして図1に示した導体パターンをそれぞれ印刷し、次いで、これら導体パターンが印刷されたグリーンシートの厚みを調整するため必要なグリーンシートを重ねて図1の構造となるように重ね、積層した後、900°Cで焼成して、積層体100を得た。焼成後の誘電体の比誘電率 ϵ_r は80であった。

【0034】上記のように構成した積層体100の上面、すなわち誘電体層15の全表面対応面、ならびに入力端子部61、出力端子部62を除く側面および底面に図2に示すように銀電極からなるアース電極70を印刷し、さらにアース電極70から電気的に絶縁し、かつ入力用電極41、出力用電極42に各別に電気的に接続する銀電極を入力端子部61、出力端子部62内に入力端子51、出力端子52として印刷し、印刷した電極を850°Cで焼きつけて本実施例の誘電体フィルタを形成した。

【0035】本実施例においては、共振素子の開放端が存在する誘電体層Aの厚さおよび共振素子の短絡側が存在する誘電体層Bの厚さは同一であり、それぞれ2mmであった。また、誘電体フィルタの共振線路21a、22a、21b、22bの延在方向の長さaは3.5mmであり、誘電体フィルタの幅bは5mmであり、中心周波数は1800MHzであった。

【0036】比較のために、図18、19に示した誘電体フィルタを本実施例に使用した材料を用いて本実施例と同様な方法で形成した。この場合には、誘電体フィルタの共振素子の延在方向の長さaは6mm、誘電体フィルタの幅bは5mm、厚さは2mmであり、中心周波数は1800MHzであった。この結果と第1の実施例の誘電体フィルタの寸法を比較すれば、第1の実施例の誘電体フィルタの厚さは厚いが、共振素子の延在方向の長さaは短く、従って、実装時における誘電体フィルタの占有面積も小さくなっていることがわかる。

【0037】次に、本発明の第2の実施例について説明する。

【0038】図4は、本発明の第2の実施例の模式展開図であり、図5は本実施例の斜視図であり、図6は図5のX-X線断面図である。

【0039】上記第1の実施例においては、共振線路21a、21bによって構成される入力側の共振素子および共振線路22a、22bによって構成される出力側の共振素子は片側短絡型の共振素子であったが、本実施例においては、共振線路21a、21bによって構成される入力側の共振素子および共振線路22a、22bによ

って構成される出力側の共振素子が両端開放型の共振素子である点が第1の実施例と異なるが、他の構成は上記第1の実施例と同様である。

【0040】本実施例においても、共振素子は誘電体層12上の共振線路21a、22aおよび誘電体層14上の共振線路21b、22bによってそれぞれ構成されるから、誘電体フィルタの共振線路21a、22a、21b、22bの延在方向の長さaが短くなり、従って、実装時の占有面積を小さくできる。また、本実施例においても、誘電体層12上の共振線路21a、22aと誘電体層14上の共振線路21b、22bとを誘電体層13内に設け導体がその内部に充填されたビアホール91、92によってそれぞれ接続しているから、これらによって構成される共振素子は誘電体フィルタの外部に露出することができないので、フィルタ特性に対する外部からの影響を小さくすることができる。

【0041】本実施例においても、第1の実施例に使用した材料と同じものを使用し、第1の実施例と同一の方法で誘電体フィルタを作成した。その結果、共振素子の開放端が存在する誘電体層の厚さAおよび共振素子の短絡側が存在する誘電体層の厚さBは同一であり、それぞれ2mmであった。また、誘電体フィルタの共振線路21a、22a、21b、22bの延在方向の長さaは3.5mmであり、誘電体フィルタの幅bは5mmであり、中心周波数は900MHzであった。

【0042】次に、本発明の第3の実施例について説明する。

【0043】図7は、本発明の第3の実施例の模式展開図であり、図8は本実施例の斜視図であり、図9は図8のX-X線断面図である。

【0044】上記第1の実施例においては、共振素子の開放端が存在する誘電体層Aの厚さおよび共振素子の短絡側が存在する誘電体層Bの厚さを同一とし、さらに、誘電体層12上の共振線路21a、22aと誘電体層14上の共振線路21b、22bとを誘電体層13内に設け導体がその内部に充填されたビアホール91、92によってそれぞれ接続したが、本実施例においては、共振素子の開放端が存在する誘電体層Aの厚さを共振素子の短絡側が存在する誘電体層Bの厚さよりも薄くするとともに誘電体層12上の共振線路21a、22aと誘電体層14上の共振線路21b、22bとを積層体100の側面に設けた接続用電極81、82によってそれぞれ接続した点が第1の実施例と異なるが、他の構成は上記第1の実施例と同様である。

【0045】本実施例において、共振素子の開放端が存在する誘電体層Aの厚さを共振素子の短絡側が存在する誘電体層Bの厚さよりも薄くすることによって、共振素子の開放端部分はよりアースに近くなり、共振素子の開放端部分とアース電極との間には静電容量が形成され、この静電容量も共振素子を等価変換したときの並列共振

回路の静電容量に付加されることになる。従って、共振周波数を同一とすれば並列共振回路のインダクタンスは小さくてすむことになり、その結果共振素子の長さも短くなり、誘電体フィルタの長さも短くなる。

【0046】また、本実施例においては、誘電体層12上の共振線路21a、22aと誘電体層14上の共振線路21b、22bとを積層体100の側面に設けた接続用電極81、82によってそれ接続しているから、誘電体層12上の共振線路21a、22aの前端部と誘電体層14上の共振線路21b、22bの前端部とを誘電体フィルタの側面に露出させることになるので、共振線路21a、22aおよび共振線路21b、22bが設けられる誘電体層12、14の共振線路が延在する方向の長さを短くすることができる。

【0047】本実施例においては、積層体100の前側面に誘電体層12上の共振線路21a、22aと誘電体層14上の共振線路21b、22bとをそれぞれ接続するための接続用電極81、82を設けるから、この接続用電極81、82がアースされるのを避けるために誘電体層13上に設けられる内部アース電極13は誘電体層13の前端部までは延在させていない。

【0048】次に、本実施例の誘電体フィルタの製造方法について説明する。本実施例においても、第1の実施例において使用したグリーンシートを用い、銀ペーストを導体ペーストとして図7に示した導体パターンをそれぞれ印刷し、次いで、これらに導体パターンが印刷されたグリーンシートの厚みを調整するために必要なグリーンシートを重ねて図7の構造となるように積層した後、900°Cで焼成して積層体100を形成した。

【0049】上記のように構成した積層体100の上面、すなわち誘電体層15の全表面対応面、ならびに入力端子部61、出力端子部62を除く左右側面、後側面および底面に図2に示すように銀電極からなるアース電極70を印刷し、また、アース電極70から電気的に絶縁し、かつ入力用電極41、出力用電極42に各別に電気的に接続する銀電極を入力端子部61、出力端子部62内に入力端子51、出力端子52として印刷し、さらに、積層体100の前側面に誘電体層12上の共振線路21a、22aと誘電体層14上の共振線路21b、22bとをそれぞれ接続する接続用電極81、82を印刷し、印刷した電極を850°Cで焼きつけて本実施例の誘電体フィルタを形成した。

【0050】本実施例においては、共振素子の開放端が存在する誘電体層Aの厚さは共振素子の短絡側が存在する誘電体層Bの厚さよりも薄く、それぞれ0.5mm、1.6mmであった。また、誘電体フィルタの共振線路21a、22a、21b、22bの延在方向の長さaは2.5mmであり、誘電体フィルタの幅bは5mmであり、中心周波数は1800MHzであった。

【0051】本実施例においては、誘電体フィルタの共

振素子の延在方向の長さ a を第1の実施例よりも短くでき、より小型化された誘電体フィルタが得られた。

【0052】次に、本発明の第4の実施例について説明する。

【0053】図10は、本発明の第4の実施例の模式展開図であり、図11は本実施例の斜視図であり、図12は図11のX-X線断面図である。

【0054】上記第1の実施例においては、共振素子の開放端が存在する誘電体層Aの厚さおよび共振素子の短絡側が存在する誘電体層Bの厚さを同一とし、さらに、誘電体層14上に共振線路21b、22bに加えて一端部がアース電極70に電気的に接続されかつ他端部が共振線路21b、22bの開放端から所定の距離離れて共振線路21、22とそれぞれ対向する電極121、122を設けたが、本実施例においては、共振素子の開放端が存在する誘電体層Aの厚さを共振素子の短絡側が存在する誘電体層Bの厚さよりも薄くするとともに誘電体層14上には電極121、122を設けず共振線路21b、22bのみを設けた点が第1の実施例と異なるが、他の構成は上記第1の実施例と同様である。

【0055】本実施例においても、共振素子の開放端が存在する誘電体層Aの厚さを共振素子の短絡側が存在する誘電体層Bの厚さよりも薄くすることによって、共振素子の開放端部分はよりアースに近くなり、共振素子の開放端部分とアース電極との間には静電容量が形成され、この静電容量も共振素子を等価変換したときの並列共振回路の静電容量に付加されることになる。従って、共振周波数を同一とすれば並列共振回路のインダクタンスは小さくてすむことになり、その結果共振素子の長さも短くなり、誘電体フィルタの長さも短くなる。

【0056】本実施例においても、第1の実施例に使用した材料と同じものを使用し、第1の実施例と同一の方法で誘電体フィルタを作成した。その結果、共振素子の開放端が存在する誘電体層Aの厚さは0.5mmであり、共振素子の短絡側が存在する誘電体層Bの厚さは1.6mmであった。また、誘電体フィルタの共振線路21a、22a、21b、22bの延在方向の長さ a は3.0mmであり、誘電体フィルタの幅 b は5mmであり、中心周波数は1800MHzであった。

【0057】本実施例においては、誘電体フィルタの共振素子の延在方向の長さ a を第1の実施例よりも短くでき、より小型化された誘電体フィルタが得られた。

【0058】また、本実施例においては、誘電体層12上の共振線路21a、22aと誘電体層14上の共振線路21b、22bとを誘電体層13内に設け導体がその内部に充填されたピアホール91、92によってそれぞれ接続しているから、誘電体フィルタの共振素子の延在方向の長さ a は第3の実施例よりも若干長くなつたが、共振線路21a、22a、21b、22bおよびピアホール91、92によって構成される共振素子は誘電体層

イルタの外部に露出することができないので、フィルタ特性に対する外部からの影響を小さくすることができる。

【0059】次に、本発明の第5の実施例について説明する。

【0060】本実施例の誘電体フィルタの構造は図7、8、9を参照して説明した第3の実施例と同じであるが、使用した誘電体材料が多少異なっている。

【0061】すなわち、本実施例においても、共振素子の開放端が存在する誘電体層Aの厚さを共振素子の短絡側が存在する誘電体層Bの厚さよりも薄くする点は第3

10 の実施例と同じであるが、共振素子の開放端が存在する誘電体層Aには第3の実施例に使用した誘電体材料と同じ材料であるBaO-TiO₂-Nd₂O₃-Bi₂O₃系組成の粉末にZnO-B₂O₃-SiO₂系ガラス粉末を混合した混合粉末を用いたグリーンシートを使用するが共振素子の短絡端が存在する誘電体層BにはBaO-TiO₂-ZnO系組成の粉末にZnO-B₂O₃-SiO₂系ガラスを混合した混合粉末を用いたグリーンシートを使用して、共振素子の開放端が存在する誘電体層Aの誘電率よりも共振素子の短絡端が存在する誘電体層Bの誘電率の方を小さくする点が第3の実施例と異なっている。

【0062】なお、本実施例のように、一つの誘電体フィルタ中に異なった誘電体材料を用いる場合には、焼成後のそりや曲りを回避するために、誘電体層Aに使用するグリーンシートおよび誘電体層Bに使用するグリーンシートの焼成時の収縮率が大きく異なるようにすることが好ましい。

【0063】次に、本実施例の誘電体フィルタの製造方法について説明する。本実施例においては、上述した2種類のグリーンシートを用い、銀ペーストを導体ペーストとして図7に示した導体パターンをそれぞれ印刷し、次いで、これらに導体パターンが印刷されたグリーンシートの厚みを調整するために必要なグリーンシートを重ねて図7の構造となるように積層した後、900°Cで焼成して積層体100を形成した。焼成後の誘電体層Aの比誘電率は80であり、誘電体層Bの比誘電率は32であり、共振素子の開放端が存在する誘電体層Aの誘電率よりも共振素子の短絡端が存在する誘電体層Bの誘電率の方が小さかった。

【0064】このようにして形成した誘電体フィルタにおいて、共振素子の開放端が存在する誘電体層Aの厚さは0.5mmであり、共振素子の短絡側が存在する誘電体層Bの厚さは1.6mmであった。また、誘電体フィルタの共振線路21a、22a、21b、22bの延在方向の長さ a は3.0mmであり、誘電体フィルタの幅 b は5mmであり、中心周波数は1800MHzであった。

【0065】本実施例においても、誘電体フィルタの共振素子の延在方向の長さ a を短くでき、より小型化され

た誘電体フィルタが得られた。

【0066】また、本実施例においては、共振素子の短絡端が存在する誘電体層Bの誘電率を小さくしたから共振素子間の結合が強くなり、より広帯域化された誘電体フィルタが得られた。

【0067】さらに、本実施例においては、共振素子の開放端が存在する誘電体層Aは誘電率が大きく、誘電体層の厚さは薄いのに対して、共振素子の短絡端が存在する誘電体層Bは誘電率が小さく、誘電体層の厚さは厚いから、共振素子の開放端側の特性インピーダンスは短絡端側の特性インピーダンスよりも小さくなり誘電体フィルタのスプリアス特性も改善できた。

【0068】次に、本発明の第6の実施例について説明する。上記第1乃至第4の実施例においては、本発明を共振素子間の結合を利用したバンドパスフィルタに適用した場合について説明したが、本実施例においては誘電体トラップフィルタに適用した場合について説明する。

【0069】図13は、本発明の第6の実施例の模式展開図であり、図14は本実施例の斜視図であり、図15は図14のX-X線断面図である。

【0070】誘電体層12上にインダクタンス成分の一部を構成する共振線路23aおよび共振線路23aと誘電体層を挟んで容量成分を構成する入力端子53を形成する。なお、共振線路23aの後端部が後記するビアホール93内の導体によって後記する共振線路23bの後端部と接続される。

【0071】誘電体層12上に積層される誘電体層13上に内部アース電極30を形成する。なお、誘電体層13には共振線路23aおよび後記する共振線路23bを接続するためのビアホール93が内部アース電極30と電気的に絶縁されて設けられ、このビアホール93内には導体が充填される。

【0072】誘電体層13上に積層される誘電体層14上に共振線路23aとともにインダクタンス成分を形成する共振線路23bを形成する。共振線路23bの後端部がビアホール93内の導体によって共振線路23aの後端部と接続され、共振線路23bの前端部が後記するアース電極70と接続される。

【0073】誘電体層14上に表面にアース電極70が形成される誘電体層15を積層して、誘電体層12、13、14および15を一体に構成し、その後焼成して積層体100を形成する。

【0074】次に、図14、図15に示すように、積層体100の上面、並びに前面を除いた側面および入力端子部を除いた裏面にアース電極70を形成し、積層体100の前面に、アース電極70および共振素子23bの前端部および内部アース電極30の前端部とそれぞれ接続されるアース電極71並びにアース電極70と電気的に絶縁されかつ入力端子53に電気的に接続される入力端子54を形成し、積層体100の裏面にアース電極7

0と電気的に絶縁されかつ入力端子54に電気的に接続される入力端子55を形成する。

【0075】図16は本実施例の誘電体トラップフィルタの等価回路図を示したものである。インダクタンス成分212は共振線路23aおよび23bによって構成され、容量成分211は共振線路23aの前端部と入力端子53との間隙によって構成されている。このようにして構成されたフィルタは、図17に示すような周波数特性を示し、このフィルタを回路中に付加することにより特定の周波数信号を大きく減衰させることができる。

【0076】以上のようにして構成した本実施例の誘電体トラップフィルタにおいては、インダクタンス成分212は誘電体層12上の共振線路23aおよび誘電体層14上の共振線路23bによって構成されるから、誘電体フィルタの共振線路23a、23bの延在方向の長さが短くなり、従って、実装時の占有面積を小さくできる。また、本実施例においても、誘電体層12上の共振線路23aと誘電体層14上の共振線路23bとを誘電体層13内に設け導体がその内部に充填されたビアホール93によってそれぞれ接続しているから、これらによって構成される共振線路は誘電体フィルタの外部に露出することができないので、フィルタ特性に対する外部からの影響を小さくすることができる。

【0077】次に、本実施例の誘電体フィルタの製造方法について説明する。本実施例においても、第1の実施例において使用したグリーンシートを用い、銀ペーストを導体ペーストとして図13に示した導体パターンをそれぞれ印刷し、次いで、これらに導体パターンが印刷されたグリーンシートの厚みを調整するために必要なグリーンシートを重ねて図13の構造となるように積層した後、900°Cで焼成して積層体100を形成した。

【0078】上記のように構成した積層体100の上面、並びに前面を除いた側面および入力端子部を除いた裏面に図14、図15に示すように銀電極からなるアース電極70を印刷し、また、積層体100の前面に、アース電極70および共振素子23bの前端部および内部アース電極30の前端部とそれぞれ接続される銀電極をアース電極71として並びにアース電極70と電気的に絶縁されかつ入力端子53に電気的に接続される銀電極を入力端子54としてそれぞれ印刷し、積層体100の裏面にアース電極70と電気的に絶縁されかつ入力端子54に電気的に接続される銀電極を入力端子55として印刷し、印刷した電極を850°Cで焼きつけて本実施例の誘電体フィルタを形成した。

【0079】

【発明の効果】本発明においては、共振素子が上下に設けられた2層以上のストリップライン型の共振線路を備えているから、共振素子による占有面積を小さくでき、その結果、誘電体フィルタの占有面積を小さくできる。

【0080】共振素子として、片端短絡型の共振素子を

用いる場合には共振素子の開放端が存在するアース電極間の誘電体層の厚さを共振素子の短絡端が存在するアース電極間の誘電体層の厚さよりも薄くすることによって、共振素子の開放端部分はよりアースに近くなり、共振素子の開放端部分とアース電極との間には静電容量が形成され、この静電容量も共振素子を等価変換したときの並列共振回路の静電容量に付加されることになる。従って、共振周波数を同一とすれば並列共振回路のインダクタンスは小さくてすむことになり、その結果共振素子の長さも短くなり、誘電体フィルタの長さも短くなる。

【0081】また、共振素子を構成する2層以上の共振線路のうち、少なくとも1層の共振線路が存在するアース電極間の誘電体層の誘電率を他の層の共振線路が存在するアース電極間の誘電体層の誘電率よりも小さくすることによって、誘電率が小さい誘電体層内に存在する共振線路間の結合を大きくすることができるので、設計の自由度を増すことができる。

【0082】さらに、共振素子として片端短絡型の共振素子を用いる場合には、開放端が存在する誘電体層の誘電率と短絡端が存在する誘電体の誘電率とを異ならせることによって、開放端に近い部分の共振線路の特性インピーダンスと短絡端に近い部分の共振線路の特性インピーダンスとを大きく異ならせることができるので、誘電体フィルタのスプリアス特性を改善することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の積層型誘電体フィルタを説明するための模式展開図である。

【図2】本発明の第1の実施例の積層型誘電体フィルタを説明するための斜視図である。

【図3】図2のX-X線断面図である。

【図4】本発明の第2の実施例の積層型誘電体フィルタを説明するための模式展開図である。

【図5】本発明の第2の実施例の積層型誘電体フィルタを説明するための斜視図である。

* 【図6】図5のX-X線断面図である。

【図7】本発明の第3および第5の実施例の積層型誘電体フィルタを説明するための模式展開図である。

【図8】本発明の第3および第5の実施例の積層型誘電体フィルタを説明するための斜視図である。

【図9】図8のX-X線断面図である。

【図10】本発明の第4の実施例の積層型誘電体フィルタを説明するための模式展開図である。

10 【図11】本発明の第4の実施例の積層型誘電体フィルタを説明するための斜視図である。

【図12】図11のX-X線断面図である。

【図13】本発明の第6の実施例の積層型誘電体フィルタを説明するための模式展開図である。

【図14】本発明の第6の実施例の積層型誘電体フィルタを説明するための斜視図である。

【図15】図14のX-X線断面図である。

【図16】本発明の第6の実施例の積層型誘電体フィルタの等価回路図である。

20 【図17】本発明の第6の実施例の積層型誘電体フィルタの周波数特性を説明するための図である。

【図18】本発明者達が案出した従来の誘電体フィルタを説明するための模式展開図である。

【図19】本発明者達が案出した従来の誘電体フィルタを説明するための斜視図である。

【符号の説明】

1 1～1 6…誘電体層

2 1 a、2 1 b、2 2 a、2 2 b、2 3 a、2 3 b…共振線路

2 1、2 2…共振素子

3 0…内部アース電極

4 1…入力用電極

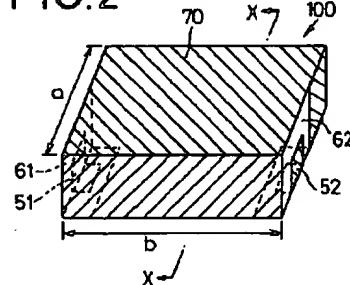
4 2…出力用電極

5 3～5 5…出力端子

30 * 7 0、7 1…アース電極

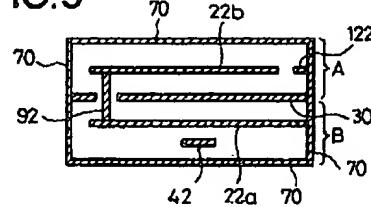
【図2】

FIG.2



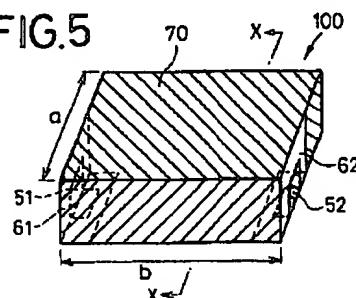
【図3】

FIG.3



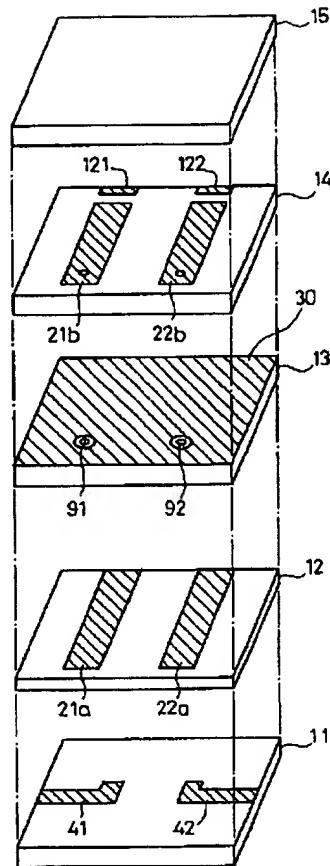
【図5】

FIG.5



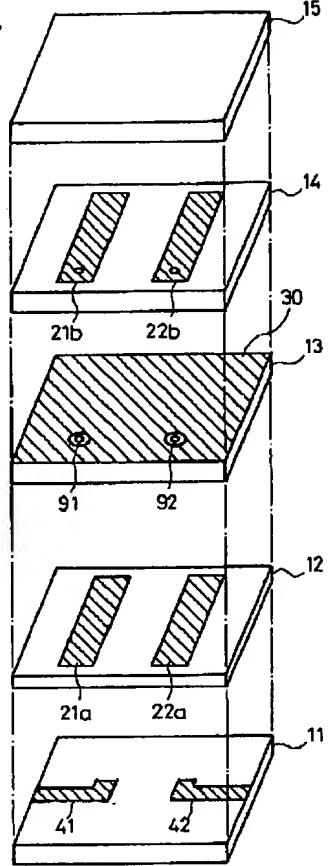
【図1】

FIG.1



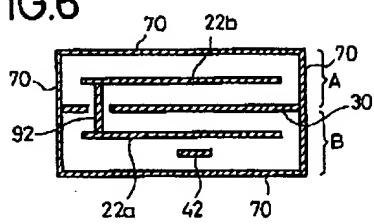
【図4】

FIG.4



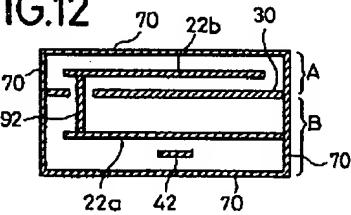
【図6】

FIG.6



【図12】

FIG.12



【図8】

【図9】

【図11】

FIG.8

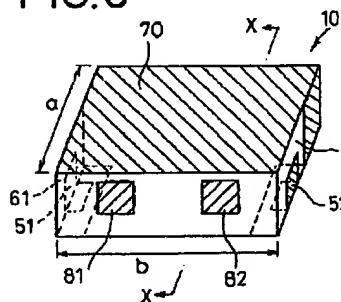


FIG.9

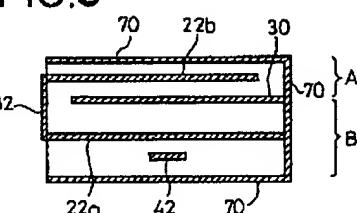
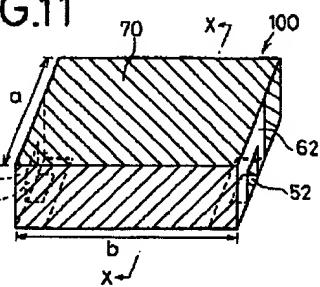


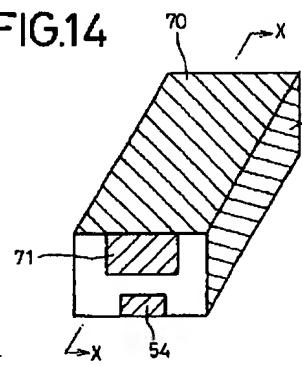
FIG.11



【図14】

【図15】

FIG.14



【図16】

FIG.16

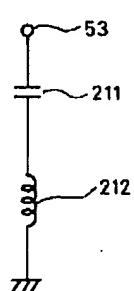
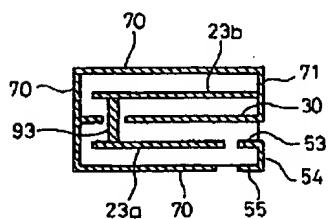
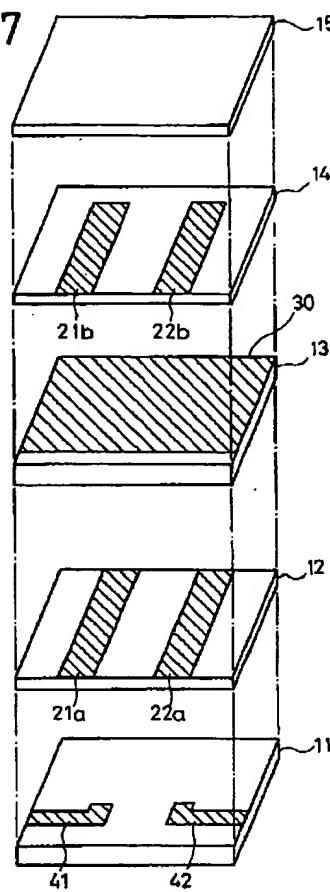


FIG.15



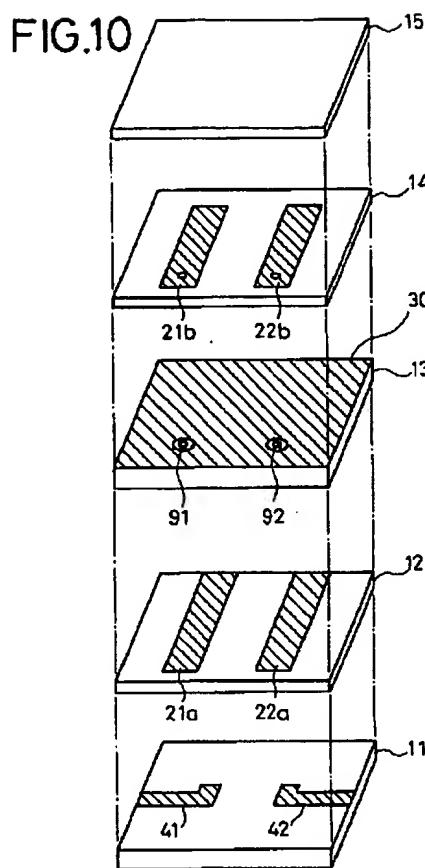
【図7】

FIG.7



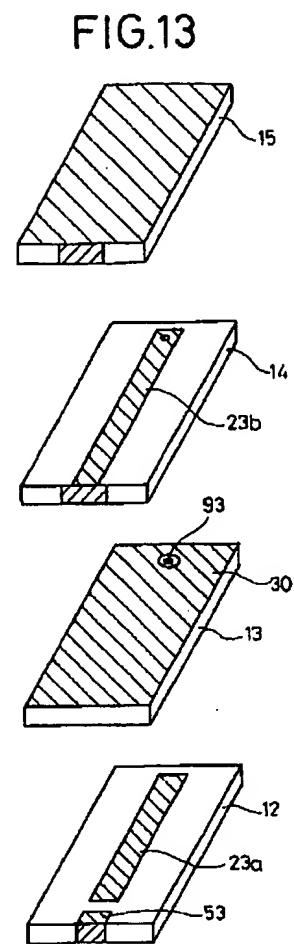
【図17】

【図10】



【図18】

【図13】



【図19】

FIG.17

FIG.18

FIG.19

